



Universidade  
do Porto

Faculdade de  
Engenharia

**FEUP**

Departamento de Engenharia Electrotécnica e de Computadores  
Licenciatura em Engenharia Electrotécnica e de Computadores

4.º ANO - 2.º SEMESTRE  
ELECTRÓNICA DAS TELECOMUNICAÇÕES- 2000/2001

2º TRABALHO PRÁTICO

---

# *ANÁLISE DO COMPORTAMENTO DE UMA PLL*

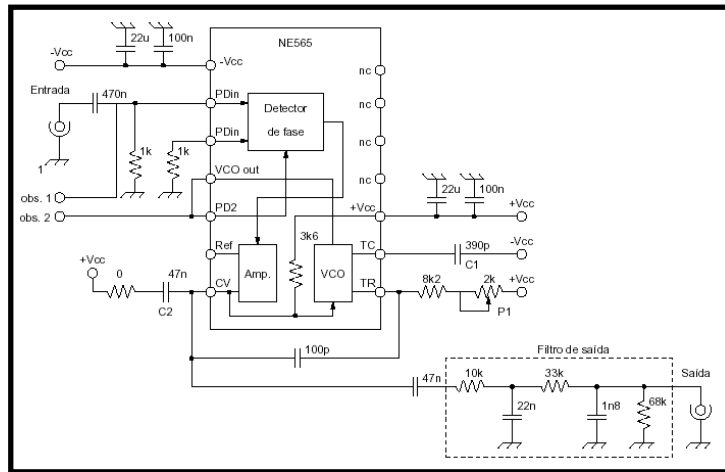
TRABALHO ELABORADO POR:

Filipe José Nogueira Duarte da Silva

Joel Pedro Peixoto de Carvalho

Vasco Daniel Carvalho Ferreira dos Santos

### 1. Esquema eléctrico da montagem com a PLL.



A alimentação da PLL é simétrica e de 12 V, ou seja,  $+V_{cc}=12\text{ V}$  e  $-V_{cc}=-12\text{ V}$  com um potencial de referência 0V.

**2. Cálculo do potenciômetro P1 para que a oscilação livre do VCO ( $f_o$ ) seja 100 KHz.**

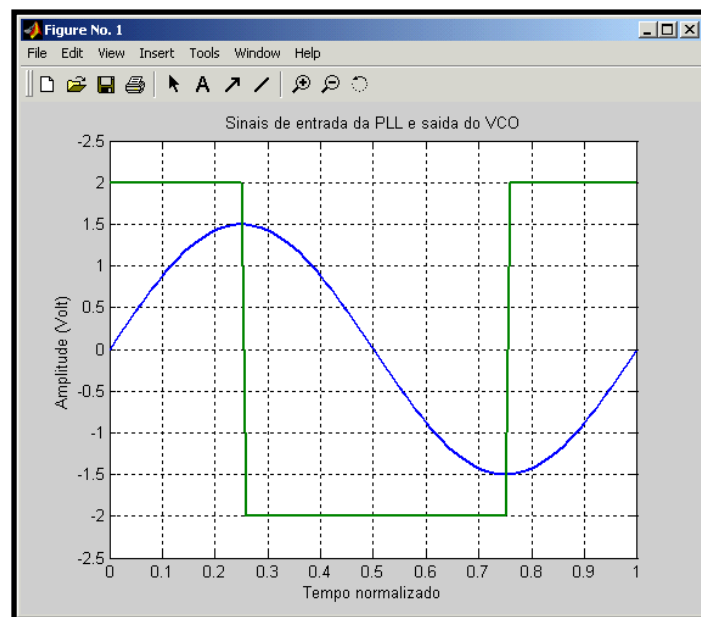
Segundo a fórmula indicada no *datasheet* a frequência de oscilação  $f_{osc} = \frac{0.3}{R_o \times C_o} Hz$ . No

nosso trabalho prático pretende-se obter  $f_{osc} = 100 \text{ KHz}$ . Mediante as características da placa que vamos usar,  $C_o = 390 \text{ pF}$  e  $R_o = 6K8 + P1$ . Substituindo estes valores e resolvendo em ordem a P1 obtivemos  $P1 = 892 \Omega$ . Após tentativas de acerto da  $f_{osc}$  verificámos que para  $f_{osc} = 100 \text{ KHz}$  necessitámos de  $P1 = 525 \Omega$ . Conclui-se então que o resultado obtido difere do calculado devido às tolerâncias dos componentes e devido à imprecisão do multímetro usado para medir P1.

**3. Medição do esfasamento entre o sinal de entrada sinusoidal de 100 KHz (ponto de observação 1) e o sinal do VCO. A amplitude do sinal de entrada deve ter uma amplitude necessária para a PLL sincronizar de forma estável.**

Para um sinal de entrada sinusoidal de 100 KHz com amplitude de  $3 V_{pp}$  o desfasamento entre o sinal do VCO e o sinal de entrada é de  $+90^\circ$ . Outro resultado não seria de esperar visto que qualquer PLL (não tendo filtro de malha) ao estar em sincronismo com um dado sinal de entrada com frequência igual à sua frequência livre de oscilação, apresentará como desfasamento  $90^\circ$  entre o sinal de referência (VCO) e o sinal de entrada pois a função de transferência em malha aberta só tem um pólo que é imposto pelo VCO. Isso pode ser

comprovado no gráfico *Phase Shift vs Frequency* na página 3 do *datasheet* da PLL. Na figura que se segue estão representados os sinais anteriores a verde e a azul, respectivamente.



#### ***4. Variar o sinal de entrada de 10 KHz, observar e comentar o sucedido nos pontos de observação 1 e 2.***

Neste ponto o grupo achou por bem aumentar um pouco os limites de variação da frequência sugeridos no guião até às frequências descritas a seguir.

Aumentando a frequência do sinal de entrada (até 125 KHz) os sinais anteriores tendem a ficar em fase tornando o sincronismo da PLL instável. Diminuindo a frequência (até 67 KHz) o desfasamento aumenta para 180° criando instabilidade no sincronismo. Estes factos têm uma explicação: o desvio de frequência à saída do VCO é provocado pelo produto da sensibilidade do VCO (ganho  $K_o$ ) com o sinal (DC) do desvio de fase ( $\Delta\omega = K_o V_\phi$ ). Deste modo, quanto maior for o desfasamento entre os sinais de entrada do detector de fase maior será a componente DC à entrada do VCO.

#### ***5. & 6. Medição e cálculo das gamas de captura e sincronismo.***

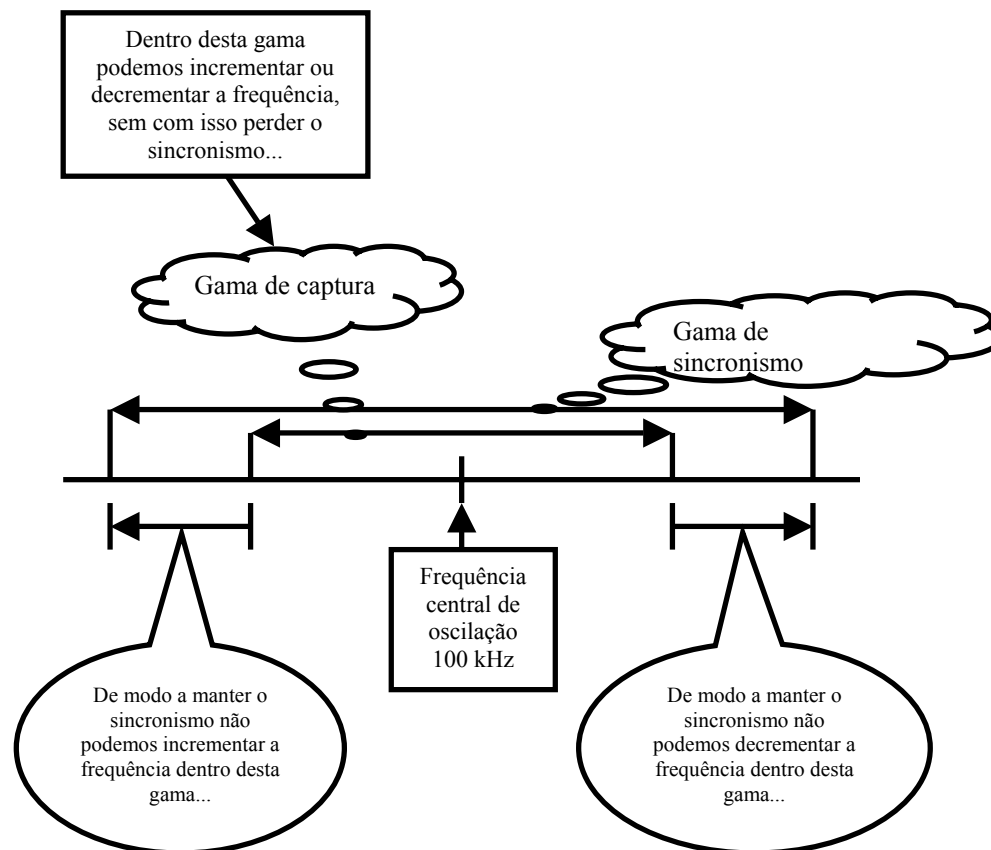
A **gama de captura** de uma PLL é a gama de frequências, em torno da frequência livre de oscilação, para as quais garante-se o sincronismo tanto em desvios positivos como em negativos, em toda esta gama.

A **gama de sincronismo** inclui a **gama de captura** tendo como limites:

- *Limite superior* → após superar o limite máximo da gama de captura (com pequenos incrementos) vamos obtê-lo no limiar do sincronismo/dessincronismo.

- *Limite inferior* → após baixar do limite mínimo da gama de captura (com pequenos incrementos) vamos obtê-lo no limiar do sincronismo/dessincronismo.

Para uma melhor compreensão segue-se um pequeno esquema:



Obtivemos os seguintes resultados no nosso trabalho:

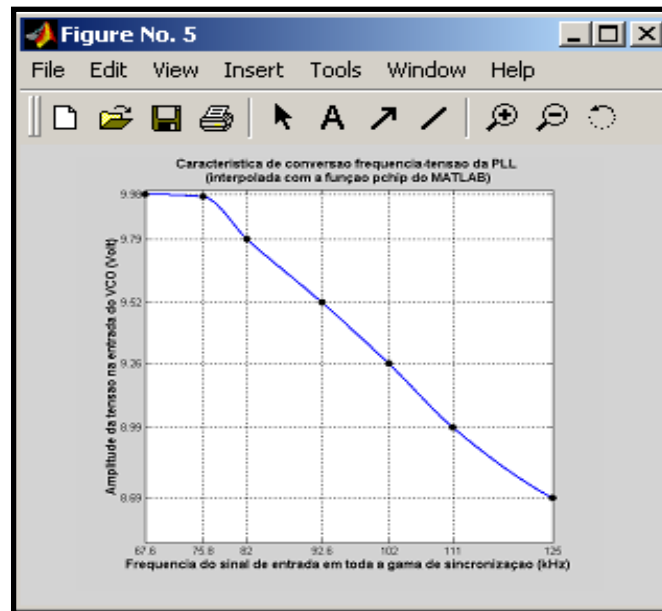
- Gama de captura: 92,6 kHz ↔ 119 kHz
- Gama de sincronismo: 67,66 kHz ↔ 125 kHz

A variação máxima em torno da frequência central pode ser calculada segundo a fórmula descrita no *datasheet* na página 8,  $f_H = \pm \frac{8 \times f_o}{V_c} \text{ Hz}$ , em que  $f_o$  é a frequência livre de oscilação (100 KHz) e  $V_c$  é a tensão total de alimentação ( $12 - (-12) = 24 \text{ V}$ ). Com estes valores,  $f_H = \pm \frac{8 \times 100000}{24} = 33333,3 \text{ Hz}$ .

Podemos deste modo determinar a gama de sincronismo  $g_s$ :  $g_s = f_o \pm f_H = 100000 \pm 33333,3 \rightarrow 66667 \text{ Hz} \leq g_s \leq 133333 \text{ Hz}$ . Concluimos assim que os valores obtidos experimentalmente não se desviam muito destes calculados.

Com estes resultados confirma-se claramente o facto de a extensão da gama de captura ser inferior à da gama de sincronismo.

## 7. Característica da conversão frequência-tensão da PLL.



Analisando este gráfico verificamos que a característica frequência-tensão deste VCO é aproximadamente linear com declive, também chamado ganho do VCO, de

$$K_o = \frac{\Delta \omega}{\Delta V} = \frac{(111k - 82k) \times 2\pi}{8.99 - 9.79} = -227.77 \times 10^3 \text{ rad/s/V}$$
 para valores de frequência do sinal de entrada próximos da frequência livre de oscilação. Na verdade este valor poderá ser obtido pela fórmula  $K_o K_D = \frac{33.6 \times f_o}{V_C} (1/s) \Rightarrow K_o = 205,88 \text{ Krad/s/V}$  em que  $K_D$  é o ganho do

detector de fase ( $K_D = 0.68 \text{ V/rad}$ ) e  $V_C$  é a tensão de alimentação total do circuito ( $V_C = 24 \text{ V}$ ). A equação está descrita no *datasheet* na página 8 enquanto que  $K_D$  é retirado da tabela da página 2 (consideramos que o erro cometido em tomar este valor (dado para  $V_C = \pm 6V$ ) para o nosso circuito com tensão de alimentação  $V_C = \pm 12V$  traduzir-se-á num erro inferior ao de tomarmos como aproximação o valor de  $K_o = 6600 \text{ Hz/V}$  para  $f_o = 10 \text{ KHz}$ , tal como é indicada no *datasheet*. Podemos demonstrar isso facilmente para os valores obtidos que

$$|K_D| = \frac{33.6 \times 100 \times 10^3}{24 \times 205.88 \times 10^3} = 0.615 \text{ V/rad}.$$

Certamente estaríamos à espera que este gráfico tivesse uma conversão frequência-tensão crescente. Tal não aconteceu porque o ganho deste VCO em particular é menor que zero. Pode ser comprovada tal afirmação através da análise do ganho desde a entrada (base) de Q1 até à saída (emissor) de Q9 segundo o esquema simplificado do detector de fase na figura 12

da página 6 do *datasheet* ( $G_{Q1} > 0$ ,  $G_{Q2} < 0$ ,  $G_{Q6} > 0$ ,  $G_{Q7} < 0$ ,  $G_{Q8} < 0$ ,  $G_{Q9} > 0$ . Deste modo o ganho total é menor que zero).

## **8. Verificar que se pode recuperar o sinal modulador à saída da PLL após ter introduzido um sinal de entrada modulador de 1KHz modulado com uma portadora sinusoidal de 100 KHz.**

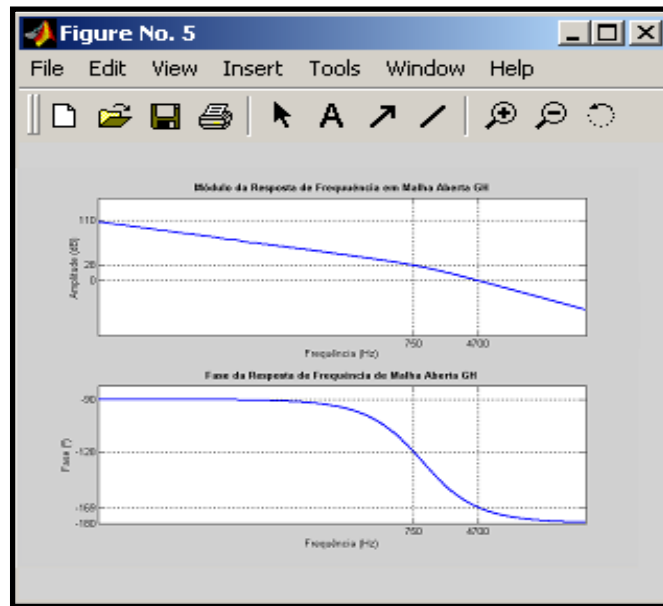
Para modular em frequência um sinal sinusoidal de frequência de 1 KHz com uma portadora de 100 KHz usámos duas fontes de sinal sinusoidais em que a saída do gerador do sinal modulador liga à entrada *VCF IN* do gerador de sinal da portadora cuja saída se ligará à entrada de sinal da PLL. À saída do filtro de saída (passa-baixo de 3ª ordem) foi possível obter o sinal modulador (1KHz) pois a gama de frequências em que variará o sinal de entrada (99 KHz – 101 KHz) produzirá (à saída do detector de fase) uma tensão variável de controlo do VCO que vai forçá-lo a acompanhar as variações de frequência do sinal de entrada. Note-se que tal facto só é possível pois essas mesmas variações de frequência encontram-se dentro da gama de captura.

## **9. O que acontece após ter aumentado a frequência do sinal modulador? Como relaciona essa frequência com as características do filtro da malha?**

A função de transferência da PLL em malha aberta  $G(s)H(s)$  é dada pelo produto do ganho do detector de fase  $K_D$ , da função de transferência do filtro de malha  $F(s) = \frac{1}{1 + sR_1C_1}$  (circuito RC passa-baixo de 1ª ordem) e pela função de transferência do VCO  $\frac{K_o}{s}$ . Assim,

$$G(s)H(s) = \frac{K_D \frac{K_o}{s}}{1 + sR_1C_1} \text{ em que } R_1 \text{ é a resistência de saída do amplificador e que está cotado}$$

com o valor de  $R_1 = 3.5 \text{ K}\Omega$  e  $C_1$  é a capacidade de 47 nF que está representada no esquema da página 2 do guião com C2. Deste modo a função de transferência do filtro de malha terá uma representação do ganho e fase no domínio das frequência do tipo:



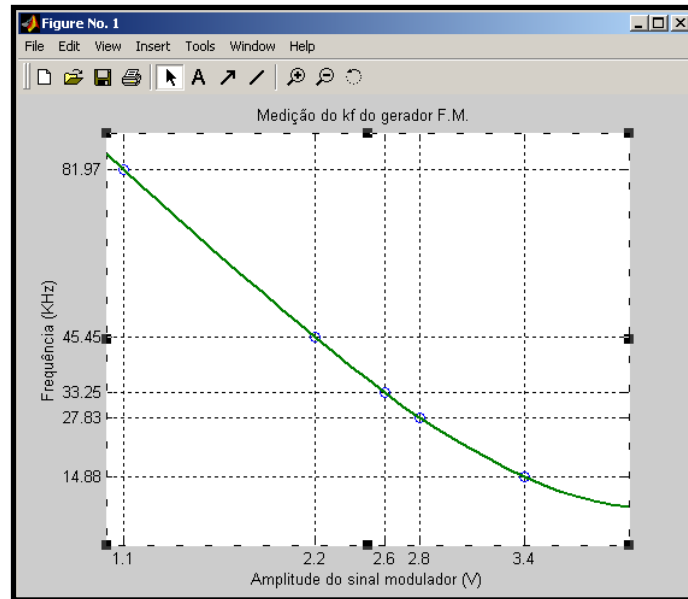
A frequência de travessia é dada para o valor nulo (em dB) do ganho e deverá ter a esse valor uma fase superior a  $-180^\circ$  para que o sistema seja estável. Note-se que o módulo até essa frequência já decai a  $-6$  dB/oit devido ao pólo na origem introduzido pelo VCO e acresce em fase  $-90^\circ$ . Observa-se no gráfico que a travessia ocorre para 4700 Hz e que o pólo do filtro  $f_p$  se situa nos 750 Hz (valor muito próximo ao obtido pela expressão:

$$w_p = \frac{1}{\tau} \Rightarrow f_p = \frac{1}{2 \times \pi \times R_1 C_1} = 967.5 \text{ Hz}). \text{ Experimentalmente esse valor é de } 1200 \text{ Hz}$$

obtido quando o ganho baixa de 0.1 para 0.01 (em dB,  $-20$  dB/déc para  $-40$  dB/déc). Para um sinal modulador de frequência superior a 3000 Hz perderemos o *LOCK* pois o ganho será muito pequeno ( $\ll 1$ ) aproximando-nos da fase crítica dos  $-180^\circ$ . Desse modo o sistema fica instável.

## 10. Justificação do efeito causado pelo aumento em demasia da amplitude do sinal modulador.

Verifica-se que, aumentando a amplitude do sinal modulador (e, consequentemente, o desvio máximo do sinal FM), a PLL perde o *LOCK* para amplitudes acima de 0.779 Vp.p. visto que o espectro do sinal FM irá ser mais alargado, contendo frequências acima das quais a PLL não conseguirá acompanhar. Repare-se que em F.M. o desvio de frequência  $\Delta f$  aumenta com o aumento da amplitude do sinal modulador  $A_m$  na proporção directa de  $k_f$  (característico da fonte do sinal modulador) pois  $\Delta f = k_f \times A_m \text{ Hz}$ . Na nossa experiência fizemos alguns testes para determinar  $k_f$  medindo a frequência do sinal modulado para diferentes amplitudes  $A_m$ .



O valor anterior pode ser retirado pelo declive obtido na parte linear do gráfico:

$$k_f = \frac{27.83 - 81.97}{2.8 - 1.1} = -31.847 \text{ KHz/V}.$$

Assim, o nosso desvio de frequência valerá  $\Delta f \approx \pm 12.4 \text{ KHz}$  em torno da  $f_0$ . Repare-se que os valores segundo os quais varia  $\Delta f$  excedem a nossa gama de captura tornando o sincronismo instável.

### ***11. Comutação do sinal modulador para uma onda quadrada e registo da amplitude para a sincronização franca da PLL. Registo da resposta transitória à entrada do VCO e sua frequência natural de oscilação. Validação de resultados.***

Ajustamos a amplitude do sinal modulador (12 mVp.p. como referência) de forma a obtermos um sinal desmodulado estável embora não fosse uma onda quadrangular. Nesse momento a PLL estava em sincronização franca.

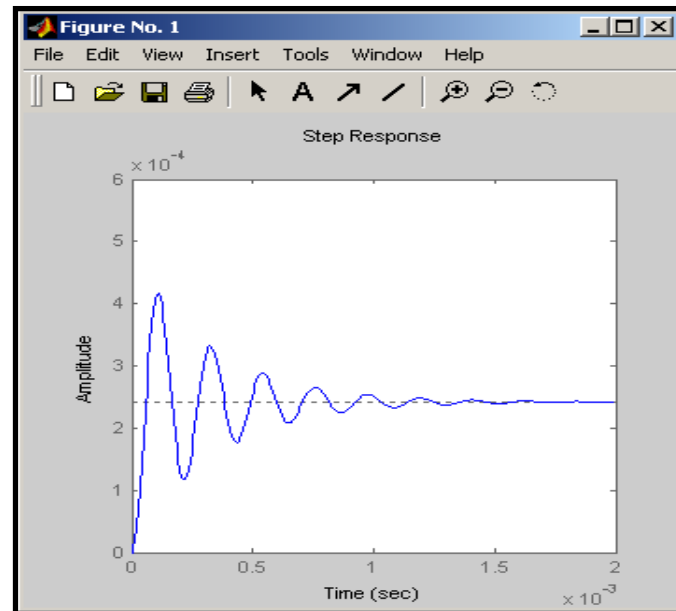
A função de transferência no domínio Laplace da entrada da PLL  $\theta_{in}$  para a entrada do VCO

$\theta_{inVCO}$  é dado pela seguinte equação:  $\frac{\theta_{inVCO}}{\theta_{in}}(s) = \frac{K_D F(s)}{1 + K_D \frac{K_O}{s} F(s)}$ . Assim podemos rescrever

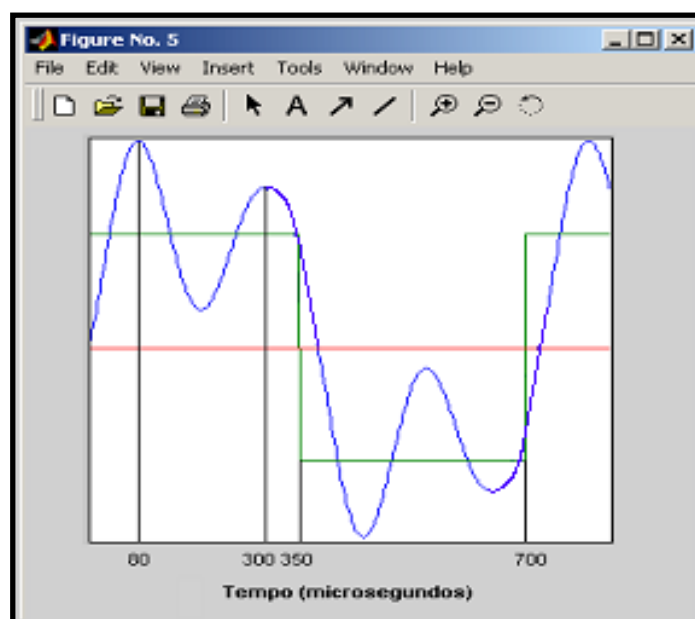
a equação anterior como:  $\frac{\theta_{inVCO}}{\theta_{in}}(s) = \frac{\frac{K_D}{\tau}}{s^2 + \frac{s}{\tau} + \frac{K_D K_O}{\tau}}$ . Se à entrada for aplicada um degrau



unitário (com transformada Laplace  $\frac{1}{s}$ ) o sinal  $\theta_{inVCO} = \frac{\frac{K_D}{\tau}}{s^3 + \frac{s^2}{\tau} + \frac{K_D K_O}{\tau} s}$ . Apenas como referência vamos representar a sua resposta temporal do circuito às altas frequências.



Pela substituição dos valores de  $K_D$ ,  $K_O$  e  $\tau$ , já referidos anteriormente, o sinal anterior terá no domínio dos tempos a seguinte resposta temporal obtida em MATLAB:



$$C_2 = 47 \text{ nF}$$

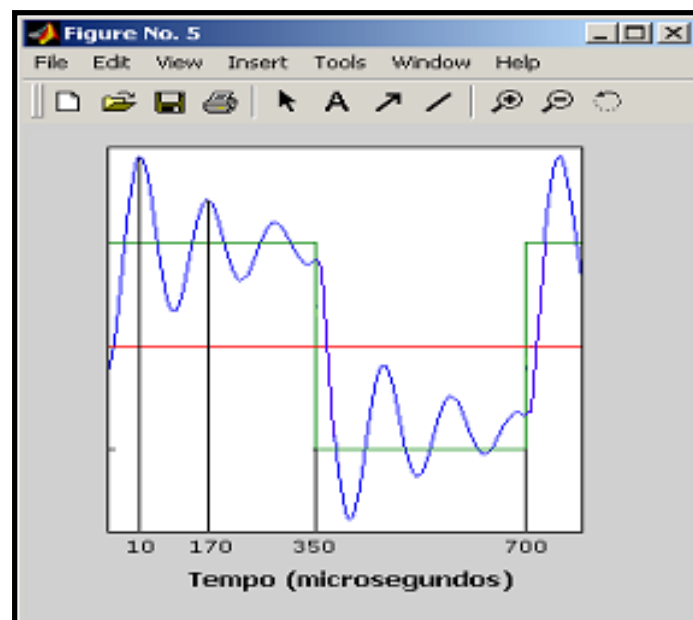
A frequência natural de oscilação  $f_n$  foi determinada experimentalmente como o inverso do intervalo de tempo que ocorre entre dois máximos relativos consecutivos. Assim,

$$f_n = \frac{1}{300 - 80} \times 10^6 = 4444 \text{ KHz}.$$

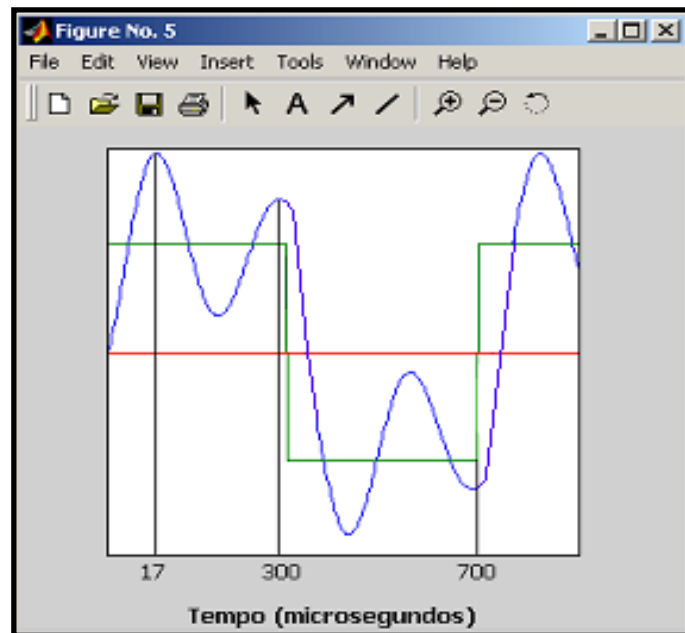
Teoricamente esse valor é dado pela equação descrita no *datasheet* na página 8 em que  $f_n = \frac{1}{2\pi} \sqrt{\frac{K_o K_D}{R_1 C_1}} \text{ Hz}$ . Substituindo os valores  $f_n = 4.64 \text{ KHz}$ , bastante próximo do valor prático.

## **12. Alteração da capacidade $C_2$ para o dobro e metade do seu valor inicial. Comentário, registo e cálculo da frequência natural de oscilação.**

Ao variar para o dobro/metade a capacidade  $C_2$  (condensador do filtro de malha passa-baixo) vamos reduzir/aumentar na proporção de  $\sqrt{2}$  a frequência natural de oscilação  $f_n$  obtida para  $C_2 = 47 \text{ nF}$  pois reduzirmos/aumentarmos o valor do 2º pólo. Dessa forma diminuímos/aumentamos a largura de banda da malha tornando o sistema mais lento/rápido na sua resposta ao degrau e a resposta terá menos/mais oscilação (pois o pólo será mais/menos dominante). Segundo os valores teóricos é de esperar que para  $C_2 = 94 \text{ nF}$  ou  $C_2 = 23.5 \text{ nF}$  obtenhamos  $f_n = 3281 \text{ Hz}$  ou  $6562 \text{ Hz}$ , respectivamente. Na prática temos  $6250 \text{ Hz}$  e  $3530 \text{ Hz}$ , respectivamente. Nos gráficos seguintes apresentam-se as ondas obtidas para cada capacidade. O cálculo das  $f_n$  procede-se do mesmo modo apresentado anteriormente.



**$C_2 = 23.5 \text{ nF}$**



$$C_2 = 94 \text{ nF}$$

De realçar que a transição do sinal à entrada do VCO (para todas as montagens) não segue de forma abrupta a transição do sinal de entrada. Este facto deve-se ao filtro de malha pertencer à família dos passa-baixo, que pelo próprio nome indica a passagem das baixas frequências. Como a transição do sinal de entrada é tão abrupta tem uma componente de frequência bastante elevada (em caso ideal seria infinita) que por acção do filtro de malha não é passada para a entrada do VCO.

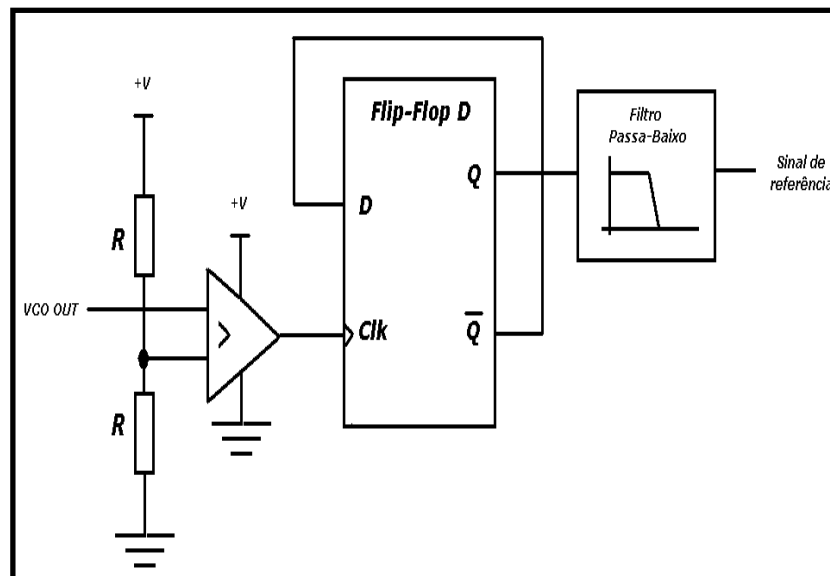
### 13. Como se poderá obter um duplicador de frequência?

Para que a PLL estivesse no regime de funcionamento para duplicar a frequência de referência teríamos de introduzir um bloco divisor de frequência de 2:1 entre a saída do VCO e a entrada do detector de fase. Note-se que se chamarmos à frequência de referência  $f_r$ , à frequência de saída da PLL  $f_o$  e à frequência obtida após o bloco anterior  $f$  então temos que

$$\text{em LOCK: } \begin{cases} f = \frac{f_o}{2} \\ f_r = f \end{cases} \Rightarrow f_o = 2 \times f \text{ (Hz)}.$$

Esse bloco divisor pode ser efectuado com um *Flip-Flop* tipo D em que o sinal de *clock* (*Clk*) é o da saída do VCO e a entrada D está directamente ligada à saída negada  $\overline{Q}$  do mesmo. Dado que as frequências de trabalho se situam dentro da gama de captura da PLL é indiferente retirar o sinal de referência de Q ou  $\overline{Q}$ , pois embora seja um sinal de referência atrasado ou avançado em relação ao sinal de entrada, a PLL procurará da melhor forma estabelecer o *lock* através do sinal de entrada do VCO. Note-se que este último sinal (quadrangular com metade da frequência do sinal de entrada do *Flip-Flop*) deverá passar por um filtro passa-baixo de forma a recuperar apenas o primeiro harmónico (harmónico que

define o sinal sinusoidal desejado). De seguida apresenta-se a montagem referida anteriormente:



O bloco comparador inserido antes do *Flip-Flop* serve para tornar o sinal VCO OUT (sinal de frequência dupla do sinal de entrada) digital de modo a prevenir situações de indecisão à entrada do *Clk*. No que respeita ao filtro passa-baixo deverá ter frequência superior de corte igual à frequência do primeiro harmónico da onda quadrangular (no estado *lock* será o harmónico correspondente ao sinal de entrada). A selectividade deste filtro deverá a maior possível para que após a frequência referida anteriormente transite de forma abrupta rejeitando qualquer outra componente espectral indesejada.

## ***Conclusões:***

Com este trabalho foi possível demonstrar que:

- a gama de sincronismo da PLL é superior à gama de captura.
- a PLL apenas terá uma sincronização franca em torno da sua frequência livre de oscilação caso a frequência do sinal de entrada esteja incluída na gama de captura. Será necessário considerar que essa frequência poderá variar de forma directa por alteração da frequência do sinal de entrada ou por forma indirecta como o caso da modulação F.M. em que esse valor varia consoante a amplitude do sinal modulador.
- a PLL era capaz de desmodular um sinal F.M. (é esta uma das grandes utilidades) desde que, tal como foi dito anteriormente, o desvio de frequência não cause perturbações na sincronização, ou seja, desde que esse desvio permaneça no interior da gama de captura.
- a PLL conseguia multiplicar uma frequência de referência (só se viu em termos matemáticos) bem como fazer a operação inversa por meio de um bloco com ganho em frequência introduzido após o VCO e antes do sinal de ‘realimentação’ do detector de fase.
- a entrada do VCO teria uma resposta oscilatória com maior *ripple*, ou seja, com frequência de oscilação natural mais elevada sempre que o pólo do filtro da malha (ou frequência de corte do mesmo) é mais alto já que a largura de banda desse filtro aumenta tornando mais rápida a resposta do sistema. Suceder-se-á o contrário para menor *ripple*.
- com a utilização da PLL é possível obter sub-múltiplos e múltiplos da frequência do sinal de entrada com o mesmo tipo (ou não) de forma de onda.

## ***Referências:***

- ✓ *Modern Communication Circuits – Jack R. Smith – McGraw Hill, 2<sup>nd</sup> Edition*
- ✓ *Datasheet do LM565/ LM565C Phase Locked Loop – National Instruments, Inc.*